

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/DE05/000248

International filing date: 14 February 2005 (14.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: DE
Number: 10 2004 007 690.1
Filing date: 16 February 2004 (16.02.2004)

Date of receipt at the International Bureau: 19 May 2005 (19.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen:

10 2004 007 690.1

Anmeldetag:

16. Februar 2004

Anmelder/Inhaber:

Infineon Technologies AG, 81669 München/DE

Bezeichnung:

Integrierte Schaltungsanordnung

IPC:

H 01 L 29/06

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 6. Mai 2005
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag


Brosig

Beschreibung

Integrierte Schaltungsanordnung

- 5 Die vorliegende Erfindung betrifft eine integrierte Schaltungsanordnung, die einen wirksamen Schutz gegen Angriffe auf eine in der Schaltungsanordnung integrierte Schaltung aufweist.
- 10 Bei integrierten Schaltungen in sicherheitsrelevanten Anwendungsbereichen tritt die Schwierigkeit auf, dass die Schaltungen gegen Angriffe zum Ausspionieren oder Analysieren der betreffenden Schaltung, z. B. mittels FIB (Focused Ion Beam), geschützt werden müssen. Auch optische oder mechanische Analysemethoden werden angewandt.
- 15

- Es bestehen bereits eine Anzahl von Sicherheitskonzepten, mit denen die integrierten Schaltungen gegen derartige Angriffe geschützt, insbesondere mit einem Schutzschirm versehen werden können, bei dem beispielsweise aktive Bauelemente eingesetzt werden, um einen äußeren Angriff auf die Schaltung abzuschirmen. Bisher wurde allerdings die Gefahr einer Analyse der Schaltungen von der Rückseite eines Halbleiterchips, d. h. durch das Halbleitersubstrat hindurch, vernachlässigt.
- 20

- Es ist möglich, eine integrierte Schaltung einer Analyse, dem sogenannten "Reverse Engineering", zu unterziehen. Diese Analyse kann dazu dienen, die Funktionsweise zu analysieren oder aber die Funktionsweise zum Zwecke einer Manipulation eines Dateninhaltes oder des Funktionsablaufs zu beeinflussen.
- 30

- Zum Zwecke der Analyse wird beispielsweise das Material aufgelöst, welches die Oberfläche des Chips bedeckt. Dieses Material kann entweder eine Kunststoffpressmasse sein, welche das Gehäuse des Halbleiterbauelementes bildet, oder ein sogenannter "Globe Top", der lediglich dazu dient, die Chipoberfläche sowie die elektrischen Verbindungen gegen mechanische
- 35

Beschädigungen zu schützen. Nach dem Entfernen des den Halbleiterchip umgebenden oder bedeckenden Materials ist in der Regel die Passivierungsschicht des Halbleiterchips zugänglich. Diese kann mittels Ätzverfahren, Laser- oder FIB-

5 (Focused Ion Beam) Methoden selektiv entfernt werden. Durch das schichtweise Abtragen und Fotografieren der jeweils freigelegten Schicht lässt sich der Aufbau der integrierten Schaltung nachträglich analysieren.

10 Damit einzelne Schichten nicht mittels Schleifverfahren vollständig analysierbar abgetragen werden können, sind der Anmelderin Verfahren zur Herstellung integrierter Schaltungsanordnungen bekannt, bei denen das Substrat, auf dem eine integrierte Schaltung ausgebildet ist, zumindest in einer Ausbreitungsrichtung nicht planar ausgebildet ist. Die die integrierte Schaltungsanordnung abdeckende Schutzschicht kann
15 jedoch nach wie vor mittels Ätzverfahren entfernt werden, so dass ein Zugang zu den die integrierte Schaltung aufweisende Schichten des Substrats ermöglicht ist.

20 Die Aufgabe der vorliegenden Erfindung besteht deshalb darin, eine integrierte Schaltungsanordnung mit einer in einem Substrat ausgebildeten integrierten Schaltung vorzuschlagen, bei der ein Freilegen des Substrats erschwert wird und somit ein verbesserter Schutz gegen eine Analyse gegeben ist.

Diese Aufgabe wird mit der integrierten Schaltungsanordnung mit den Merkmalen des Anspruchs 1 gelöst. Ausgestaltungen ergeben sich aus den abhängigen Ansprüchen.

30 Die erfindungsgemäße integrierte Schaltungsanordnung umfasst ein gekrümmtes Substrat, auf dem eine integrierte Schaltung in beispielsweise mehreren Schichten ausgebildet ist. Erfindungsgemäß ist das Substrat mit der die integrierte Schaltung aufweisende Seite auf einem chemisch resistenten Träger angeordnet.
35

Der Träger besteht in einer bevorzugten Ausführungsform aus Keramik und weist eine hohe chemische Resistenz auf, so dass durch die herkömmlichen Ätzverfahren ein Ablösen des Trägers nicht erzielbar ist.

5

In vorteilhafter Weise ist eine dem Substrat zugewandte Oberfläche des Trägers der Krümmung des Substrats angepasst und kann prozesstechnisch auf einfache Weise mit dem Substrat verbunden werden. Der gekrümmte Träger fixiert dabei zusätzlich die Krümmung des Substrats, so dass das Substrat nicht mehr durch beispielsweise Ausüben eines Drucks in eine planare Form gebracht werden kann.

10

Es folgt eine Beschreibung der erfindungsgemäßen integrierten Schaltungsanordnung anhand der beigefügten Figur. Diese Figur zeigt im Querschnitt eine integrierte Schaltungsanordnung mit einem auf einem Träger angeordneten Substrat.

15

In der Figur ist der grundsätzliche Aufbau der integrierten Schaltungsanordnung 1 dargestellt. Ein Substrat 2, welches in der Regel aus mehreren Schichten aufgebaut ist, weist eine in bekannter Weise aufgebaute integrierte Schaltung auf. Das Substrat 2 ist zumindest in einer Ausbreitungsrichtung gekrümmt.

20

Um die integrierte Schaltung vor einer Analyse zu schützen, ist die die integrierte Schaltung aufweisende Seite 3 des Substrats 2, auf der beispielsweise Halbleiterbauelemente der integrierten Schaltung ausgebildet sind, und die aufgrund der Krümmung des Substrats 2 konvex ausgebildet ist, mit einem Träger 4 verbunden. Der Träger 4 weist hierzu eine den Abmaßen der konvexen Oberfläche des Substrats entsprechende Kavität 5 auf, so dass auf einfache Weise eine Verbindung, beispielsweise durch Verwendung eines Klebstoffes, erzielt werden kann.

30

35

Die in dem Träger 4 ausgebildete Kavität 5 ist in diesem Ausführungsbeispiel so bemessen, dass das Substrat 2 in der Kavität 5 des Trägers 4 vollständig aufgenommen ist. Der Träger 4 ist weiterhin auf einer dem Substrat 2 abgewandten Seite 6 planar ausgebildet. Wichtig für die Erfindung ist jedoch nur die prinzipielle Ausgestaltung der Anordnung eines gekrümmt ausgebildeten Substrats 2, das mit einem Träger 4 verbunden ist, der aus einem chemisch resistenten Material hergestellt ist. Somit ist auch die Ausbildung eines Trägers 4 denkbar, der andere Formen aufweist und beispielsweise nur als eine vollflächige Abdeckung ausgebildet ist.

Eine Manipulation oder Analyse der integrierten Schaltung bedingt das Entfernen des Trägers 4, so dass die darunter liegenden Schichten des Substrats 2 zugänglich werden. Dadurch, dass der Träger 4 aus einem chemisch resistenten Material hergestellt ist, kann dieser nicht durch Abätzen entfernt werden. Der gekrümmte Träger 4 bewirkt eine Fixierung der Substratkrümmung, so dass das Substrat 2 nicht mehr in eine planare Form versetzt werden kann. Somit könnte der Träger 4 lediglich durch einen Schleifvorgang entfernt werden, der dann auch gleichzeitig ein Zerstören der unterhalb des Trägers 4 angeordneten Substratschichten bewirkt.

Die Erfindung ermöglicht einen sehr sicheren Schutz gegen eine Analyse durch die Kombination der Verwendung eines gekrümmten Substrats, welches mit der die integrierte Schaltung aufweisenden Seite auf einem chemisch resistenten Träger angeordnet ist.

Bezugszeichenliste

	1	Integrierte Schaltungsanordnung
	2	Substrat
5	3	Seite
	4	Träger
	5	Kavität
	6	Seite

Patentansprüche

1. Integrierte Schaltungsanordnung (1) bestehend aus einem nicht planaren Substrat (2), auf dem zumindest einseitig eine
5 integrierte Schaltung ausgebildet ist,
d a d u r c h g e k e n n z e i c h n e t, dass
das Substrat (2) mit der die integrierte Schaltung aufweisen-
de Seite (3) auf einem Träger (4) angeordnet ist und der Trä-
ger (4) aus einem chemisch resistenten Material hergestellt
10 ist.
2. Integrierte Schaltungsanordnung (1) nach Anspruch 1,
d a d u r c h g e k e n n z e i c h n e t, dass
das chemisch resistente Material des Trägers (4) aus Keramik
15 gebildet ist.
3. Integrierte Schaltungsanordnung (1) nach Anspruch 1 oder
2, d a d u r c h g e k e n n z e i c h n e t, dass
der Träger (4) auf einer der integrierten Schaltung abgewand-
20 ten Seite (6) eine planare Oberfläche aufweist.
4. Integrierte Schaltungsanordnung (1) nach einem der Ansprü-
che 1 bis 3,
d a d u r c h g e k e n n z e i c h n e t, dass
das Substrat (2) ganzflächig mit dem Träger (4) verbunden
ist.
5. Integrierte Schaltungsanordnung (1) nach einem der Ansprü-
che 1 bis 4,
30 d a d u r c h g e k e n n z e i c h n e t, dass
der Träger (4) eine Kavität (5) aufweist, in die das Substrat
(2) vollständig aufgenommen ist.

Zusammenfassung

Integrierte Schaltungsanordnung

- 5 Die vorliegende Erfindung betrifft eine integrierte Schaltungsanordnung (1), die aus einem nicht planaren Substrat (2) besteht, auf dem zumindest einseitig eine integrierte Schaltung ausgebildet ist, wobei das Substrat (2) mit einer die integrierte Schaltung aufweisende Seite (3) auf einem Träger
- 10 (4) angeordnet ist und der Träger (4) aus einem chemisch resistenten Material hergestellt ist.



Figur



Figure

